

單一封裝 PCB 板之響應預測與實驗驗證

王栢村¹ 陶致均² 許富翔² 賴逸少³ 葉昶麟³ 李英志³

¹ 國立屏東科技大學機械工程系教授

² 國立屏東科技大學機械工程系研究生

³ 日月光集團高雄廠應力可靠度實驗室

*Email: wangbt@mail.npust.edu.tw

摘要

本文將單一封裝體印刷電路板 (Printed Circuit Board, PCB) 已驗證完成鎖固邊界之等效有限元素模型, 並延伸應用於 PCB 響應預測, 利用有限元素分析軟體之頻譜響應分析配合隨機振動實驗, 並依照 JEDEC 振動試驗規範中之 E level 進行隨機激振及頻譜響應分析, 透過實驗之頻譜分析可以獲得結構物受隨機激振下之功率頻譜密度函數 (Power Spectrum Density, PSD), 由實驗及理論分析求得加速度及應變 PSD, 並由 PSD 進行計算求得平均平方根值 (Root Mean Square, RMS), 由 PSD 圖形及 RMS 值可對理論分析之精準度進行驗證, 並確認響應預測的正確性, 最後延伸進行疲勞破壞分析, 進行破壞分析主要分為三大部分, 各分為封裝體之晶片層及與錫球接合之基板層, 可觀察各細部模型最大應力發生位置, 以探討此 PCB 各組件之壽命評估。

關鍵字: 封裝體、印刷電路板、有限元素分析、實驗模態分析、隨機振動、響應預測。

結構振動問題一直是動態分析設計中很重要一部份, 而解決振動問題必須先要獲得實體結構的振動特性, 除了基礎理論分析外, 還可利用有限元素分析法 (Finite Element Analysis, FEA) 模擬分析。除了理論數學模擬推導外, 利用實驗模態分析 (Experimental Modal Analysis, EMA) 獲得實際結構之振動參數, 是常見擷取振動參數之方法。本研究希望利用理論與實驗相互比較驗證, 而獲得整體印刷電路板等校模型並已模型進行破壞預測, 嘗試找出可能最大破壞位置。

Gibson [1] 利用振動試驗來求取 PCB 材料之機械性值, 主要運用的手法即為 EMA 技術, 並在結論中提及複合板材於多種可變的環境下, 皆能由 EMA 之手法來求得 PCB 之材料參數。Shen *et al.* [2] 對由數片薄板堆疊而成之厚板及單片厚板進行彎曲振動分析, 並由結果指出, 一般之厚板與多層薄板在自然頻率的比對上, 誤差量並不會很大。Liou *et al.* [3] 探討結構受到隨機振動之影響

下, 材料壽命之變化及預測, 並由過去文獻的理論推導、隨機振動理論之推導及實驗進行三方面的比照, 由結果論述, 由隨機振動理論所分析出來之結果較能反應實際狀況。

對 PCB 而言, 除了經由 FEA 與 EMA 能夠找出 PCB 之振動特性參數之外, 利用掉落衝擊試驗及隨機振動試驗亦能夠找出 PCB 在模擬一般使用情況下, 可能產生之失效及破壞, 而無論是掉落衝擊試驗或隨機振動試驗皆可由聯合電子裝置工程協會 (Joint Electronic Device Engineering Council, JEDEC) 所制定之規範進行實驗, Lai *et al.* [4] 即為利用 JEDEC 動力測試規範中的掉落測試規範進行 PCB 之掉落測試, 由結果顯示, PCB 內錫球材質不同, 其破壞程度亦有不同, 但錫球在不同材質確有相同破壞情形, 所有破壞之斷裂處皆為與封裝體接合處。Yu *et al.* [5] 應用掉落測試對 PCB 進行可靠度之測試且進行實驗儀器的測試, 由實驗結果顯

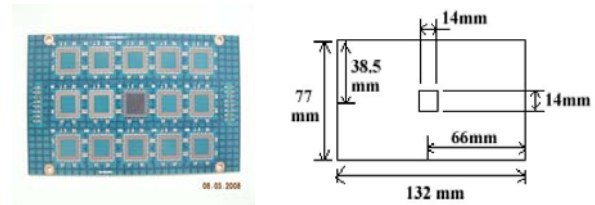
示 PCB 在受到衝擊及不規則之碰撞後，在響應上都會有穩定的變化。Kim *et al.* [6] 研究掉落實驗時固定儀器之傳輸效率，並指出良好的固定配件必須不受到實驗振動之影響，即良好之輸入對應良好之輸出。Liguore *et al.* [7] 探討 PCB 在隨機振動環境下，PCB 結構及錫球破壞程度，並推導了 PCB 與錫球之壽命預測模式。Wong *et al.* [8] 發展 PCB 於軍營的振動環境下，PCB 疲勞壽命之預測模型，並以實驗進行預測模型等效性之比對，由結果可知，在舊的預測模型中，錫球之疲勞壽命會有降低之情形。

Yang *et al.* [9] 亦為對 PCB 進行隨機振動試驗以尋找錫球之疲勞破壞，並論述驗證疲勞壽命之實驗程序，而由本篇結論提及，在實驗時一些外在因素之影響會改變實驗結果之合理性。Perkins and Sitaraman [10] 在實驗部份模擬固定邊界並以面外(Out-of-Plane)的正弦激振方式對 PCB 進行實驗，在理論部份以有限元素軟體進行 PCB 1/4 等效模型之建立，經過比對及驗證後可瞭解，對板材而言，在其上加上質量會引起區域剛性化之現象，對錫球而言，第一個破壞會發生在靠近邊界的地方。Liu and Ume [11] 利用雷射及超音波對 PCB 內錫球之振動特性進行觀測，並配合原始實驗模態分析方法之結果進行比對，經由快速且精準的比對後，發展了一套無破壞且可靠之觀測錫球破壞之方法。

遵照 JEDEC 所制定之 JESD-B110 振動試驗規範進行隨機激振實驗及理論頻譜響應分析，經由實驗及理論加速度及應變功率頻譜密度函數之擷取，可對理論分析之響應預測結果進行驗證，經由圖型峰值及 PSD 之平均平方根值可驗證頻譜分析之準確性，並進行延伸破壞預測，找出印刷電路板於隨機震度下可能破壞位置。

2. 系統定義與分析目標

圖 1(a) 為實驗用印刷電路板，其細部尺寸如圖 1(b) 所示，本次印刷電路板為針對聯合電子裝置工程協會(Joint Electronic Device Engineering Council, JEDEC) 動力試驗規範制定之測試件規格所製造，若建立與實際結構等效之有限元素模型，將可簡化相關振動模擬測試所花費之時間，並能對整體結構進行快速之振動特性分析。



(a) 單一封裝 PCB 板實體 (b) 細部尺寸圖

圖 1 實際結構外觀及尺寸圖

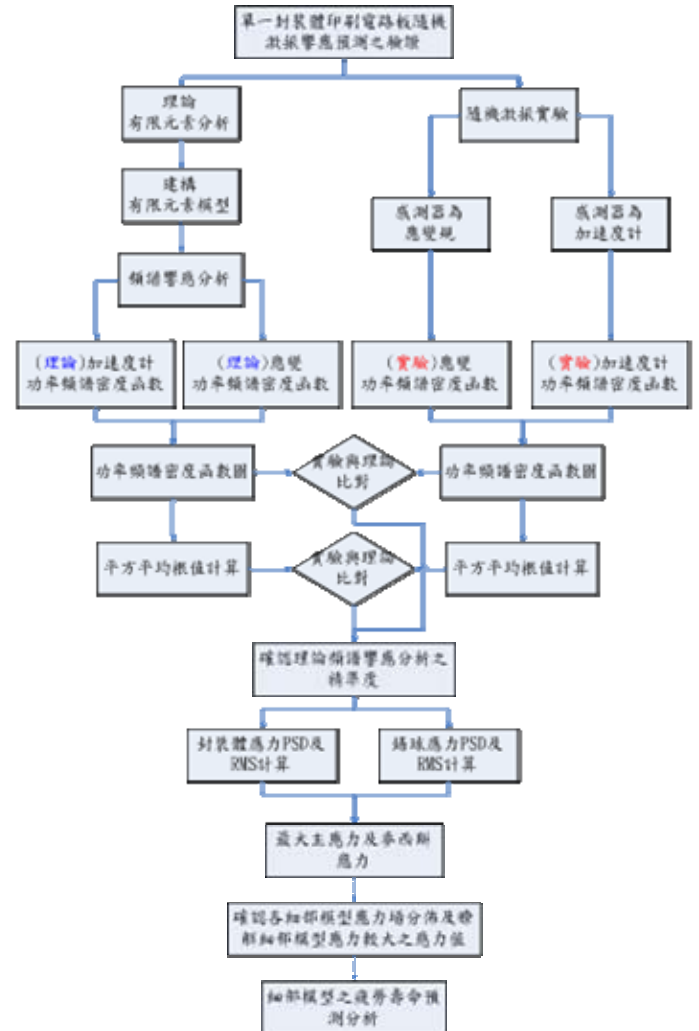


圖 2 單一封裝印刷電路板隨機激振響應預測之驗證分析流程圖

表 1 材料參數表

材料參數種類	楊氏係數 E	剪力係數 G	浦松比 ν	密度 ρ	加速度計質量 m
單位	GPa	GPa	-	(g/cm ³)	kg
封裝層	封膠	18.04	6.681	0.35	1.89
	晶片層	131	53.252	0.23	2.33
	基板層	$E_x = E_y = 10.82$ $E_z = 4.89$	$G_{xz} = G_{yz} = 7.59$ $G_{xy} = 3.31$	$\nu_{xz} = \nu_{yz} = 0.39$ $\nu_{xy} = 0.11$	1.91
電路板	$E_x = E_y = 19.6$ $E_z = 8.14$	$G_{xz} = G_{yz} = 8.5$ $G_{xy} = 3.64$	$\nu_{xz} = \nu_{yz} = 0.39$ $\nu_{xy} = 0.11$	1.91	
錫球	39.5	14.522	0.36	7.44	0.15

印刷電路板隨機激振響應預測之驗證分析流程如圖 2 所示，建構單一封裝體 PCB 於響應預測理論分析，並求得加速度計及應變 PSD，在實驗方面利用隨機振動試驗機配合加速度計及應變規，可求得加速度計及應變 PSD，並進行計算 PSD 求得平均平方根值，由 RMS 值可對理論分析之精準度進行驗證。

3. 有限元素分析

利用印刷電路板之固定邊界，進行簡諧響應分析及頻譜響應分析，其有限元素分析設定說明如下：

1. 元素選用：整體模型皆使用線性六面體元素(SOLID45)，並以三維質量元素(MASS21)及設置數個質量元素節點來模擬加速度計，而螺絲鎖固則以彈簧元素(Combin 14)來模擬。
2. 元素分割：模型分割使用 mapped mesh 方法將整體模型分割為 128448 個元素，有限元素分割及加速度計模擬位置如圖 6(b)所示。
3. 位移限制條件：於圖(a)圓孔處如圖(b)進行不同鎖固方法之位移限制之設定。
4. 負荷條件：彈簧元素所有節點水平方向之位移，因僅考慮垂直響應，故只設定 Z 方向之單位位移激振輸入來進行頻譜響應分析。

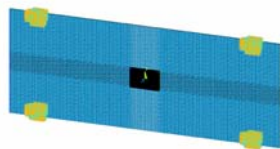
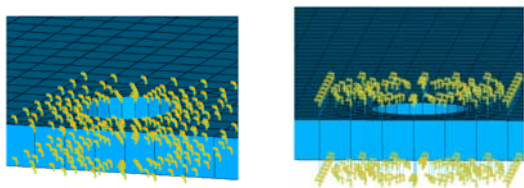


圖 3 固定邊界有限元素模型示意圖



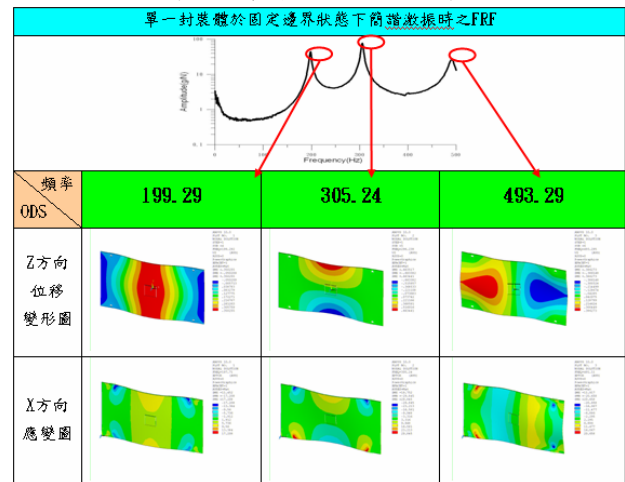
(a)方法一(全鎖固) (b)方法二(彈簧元素)

圖 4 模擬螺絲鎖固方法之有限元素模型示意圖

3.1 簡諧響應分析

當結構系統受一簡諧激振時，可經由 EMA 及 FEA 取得系統輸入與輸出間之關係，即頻率響應函數，並在某一激振頻率下求得該頻率之操作變形振型，透過操作變形振型可以了解結構體在某一頻率下之振動情形，經由觀察單一封裝體印刷電路板於共振頻率時之操作變形振型來評估單一封裝體 PCB 在環境激振試驗中最有可能破壞之區域，如表 2 所示為主頻率 $f=199.29$ Hz、 305.24 Hz 及 493.29 Hz 之操作變形振型位移圖及 X 向應變圖，並在隨機激振振動試驗自定感興趣之量測位置。

表 2 操作變形振型圖表



3.2 頻譜響應分析

本研究針對符合 JEDEC 振動試驗規範中的 JESD22-B103-B 試驗規範環境振動試驗用印刷電路板作探討。圖 5 是該規範中在隨機激振試驗內提供 A~I 共九種不同模擬狀況的功率頻譜密度函數輸入設定，其中 D~I 是試驗規範中建議電子零組件在使用狀態中最可能遭遇的狀況，而在本研究中選擇 E_Level 設定值做為後續隨機激振試驗的輸入設定值。

圖 6 為 JEDEC 制定之 JESD22-B103-B 隨機激振試驗規範及 E-level 設定值，在頻寬 3~500 Hz 頻寬中輸入相對應的加速度功率頻譜密度函數 $G_{aa}(f)$ ，而對單自由度而言，基座激振之功率頻譜密度函數定義如下：

$$G_{xx}(f) = \lim_{T \rightarrow \infty} \frac{1}{T} E[X^*(f)X(f)] \quad (3-1)$$

$$G_{yy}(f) = \lim_{T \rightarrow \infty} \frac{1}{T} E[Y^*(f)Y(f)] \quad (3-2)$$

其中， $X(f)$ 代表輸入訊號， $Y(f)$ 代表系統輸出響應。

又頻率響應函數定義為：

$$H(\omega) = \frac{X}{Y} = \frac{k_s + i\omega c}{(k_s - m\omega^2) + i(\omega c_s)} \quad (3-3)$$

$$= \frac{\omega_n^2 + i2\xi\omega_n\omega}{(\omega_n^2 - \omega^2) + i(2\xi\omega_n\omega)}$$

將(4-3)代入(4-2)得：(以下省略 $\lim_{T \rightarrow \infty}$ 符號)

$$G_y(f) = \frac{1}{T} E[H(f)X(f)H(f)X(f)]$$

$$= H(f)H(f) \frac{1}{T} E[X(f)X(f)]$$

$$= |H(f)|^2 G_x(f)$$
(3-4)

其中，*代表共軛複數。

式(3-4)表示，透過頻譜響應分析，可以獲得系統之輸出響應功率頻譜密度函數，若考慮一線性系統，當系統外力為常駐隨機激振(Stationary random excitation)時，其平均值為常數，則系統之響應亦為常駐隨機過程，其平均值亦為常數，若其外力平均值為零，則其響應之平均值亦為零。

依前述，假設系統隨機激振外力平均值為零，則系統位移響應平均值亦為零，即 $\bar{x} = 0$ ，則可得結構中任一位置受到隨機激振的位移響應平均平方根值與位移響應功率頻譜密度函數關連為：

$$x_{rms} = \sqrt{\overline{x^2}} = \sigma_x = \left[\int_0^\infty G_{xx}(f) df \right]^{1/2}$$
(3-5)

而加速度響應平均平方根值 \ddot{x}_{rms} 為：

$$\ddot{x}_{rms} = \sigma_{\ddot{x}} = \left[\int_0^\infty G_{\ddot{x}\ddot{x}}(f) df \right]^{1/2}$$
(3-6)

其中，

$$G_{\ddot{x}\ddot{x}}(f) = (2\pi f)^4 G_{xx}(f)$$
(3-7)

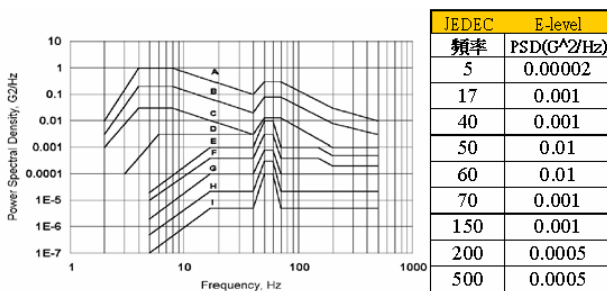


圖 5 隨機激振試驗規範 JESD22-B103-B[12]

4. 隨機激振振動試驗

圖 6 為單一封裝體 PCB 於隨機激振試驗之實驗架設及量測點規劃圖，實驗量測步驟為透過隨機振動量測系統設定 JEDEC 制定之 JESD22-B103-B 振動試驗規範進入 Dactron 控制器產生符合規範之功率頻譜密度函數為輸入訊號，經由表 2 觀察到在主頻率 $f=199.29\text{Hz}$ 、 305.24Hz 及 493.29Hz 下操作變形振型圖之加速度位移及 x 方向應變數值較大區域，進行量測點規劃，並將加速度計及應變規分別固定在單一封裝體

PCB 響應較大之節點上，透過頻譜分析儀(SigLab)求得加速度計及應變規量測到結構之頻率響應函數、輸出加速度功率頻譜密度函數等響應數據，以作為分析比對用。

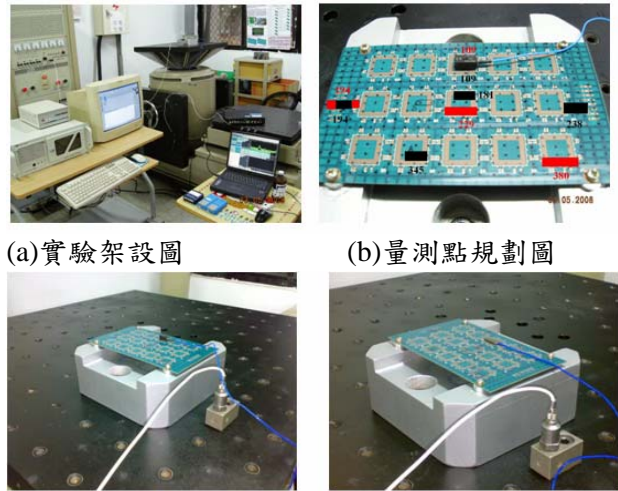


圖 6 隨機振動實驗示意圖

本文單一封裝體 PCB 於響應預測部份經由不同位置加速度計及應變規之實驗及模擬分析，在 500Hz 之前共有 3 個模態及其對應之自然頻率，經由本節探討由理論分析與實驗於板上響應預測之驗證，可確認理論頻譜分析之精準性。綜合本節討論如下：

1. 表 3 為單一封裝體 PCB 於響應預測下之加速度計與應變規平均平方根值比對表，由表中可瞭解由理論所求得之 RMS 值普遍比實驗求得較小，而整體誤差比對皆為超過 0.6，表示頻譜響應分析求取 RMS 值相當穩定。
2. 表 4 為單一封裝體 PCB 於響應預測下之加速度及應變 PSD 圖形總表，由表中可瞭解，在加速度計 PSD 方面，理論所求得之第一個自然頻率皆與實驗有 10Hz 左右之誤差，可能之原因為加速度計之模擬方式尚未完全模擬出實際狀態，未來可進行不同加速度計模擬方式改善第一個自然頻率之誤差。

表 3 加速度計與應變規平均平方根值比對表

JESD22-B103-B E-level							
量測位置	加速度			量測位置	應變		
	實驗 RMS(g)	理論 RMS(g)	誤差 (%)		實驗 RMS(m/m)	理論 RMS(m/m)	誤差 (%)
109	6.42	5.87	8	109	0.543	0.4571	14
181	5.92	5.67	4	194	0.118	0.1073	9
194	3.89	3.48	10	229	0.964	0.8915	7.5
238	4.005	3.66	8	380	0.0364	0.0505	-38
345	4.738	4.96	-4				

表 4 加速度及應變 PSD 圖形總表

JESD22-B103-B E-level		
量測位置	加速度 PSD	應變 PSD
109		
181		194
194		229
236		345
345		

5. 封裝體細部模型及錫球之疲勞破壞預測分析

將封裝體之細部模型分為中間部位之晶片層及與錫球接合之基板層，並探討各細部模型於隨機激振時之應力分佈及應力值，並進行疲勞破壞預測分析，由觀察各細部模型最大主應力之分佈圖可瞭解最大應力值會發生於何處，該處對應節點之應力值即為有興趣想瞭解之資訊。本節綜合探討如下：

5.1 晶片層部份

- 表 5 為晶片層於各頻率下之響應預測圖型結果總表，由表中圖形可瞭解晶片層應力較大之分佈區域為靠近上邊及下邊部位，因此由圖形可預測判定晶片層受疲勞破壞之區域為上下邊與封膠層接合處。
- 表 6 為晶片層規劃點示意圖，由晶片層於頻率 204.09Hz 時可瞭解，產生最大主應力及最大麥西斯應力之部位分別為正面之上、下部，反面則是對應 505.917Hz 之左處應力較大，在仔細觀察圖型後選定節點編號為 68201、110210 及 158739 號節點進行應力 PSD 圖形繪製及求取應力。

- 表 7 為晶片層應力功率頻譜密度函數 RMS 及應力比對表，由表中圖可瞭解晶片層於隨機激振下之最大主應力及麥西斯應力均相當接近，而由數值可瞭解，與封膠層之應力相比有略微升高之趨勢。

表 5 晶片層於各頻率下之響應預測圖型結果總表

晶片層			
頻率	204.09Hz	301.991Hz	505.917Hz
ODS			
Uz			
ϵ_x			
ϵ_1			
ϵ_{eqv}			
S_1			
S_{eqv}			

表 6 晶片層規劃點示意圖

頻率：204.09Hz	頻率：204.09Hz	頻率：505.917Hz
Uz 位移圖	最大主應力分佈圖	最大主應力分佈圖
選擇點編號：68201、110210 及 158739		

表 7 晶片層應力功率頻譜密度函數 RMS 及應力比對表

應力 RMS			
選擇點編號	圖型	單位 (kPa)	應力範圍 (kPa)
68201		$\sigma_{1,rms} - 15.4$ $\sigma_{eqv,rms} - 10.3$	$\sigma_1 - \pm 46.2$ $\sigma_{eqv} - \pm 30.9$
110210		$\sigma_{1,rms} - 12.2$ $\sigma_{eqv,rms} - 8.13$	$\sigma_1 - \pm 36.6$ $\sigma_{eqv} - \pm 24.4$
158739		$\sigma_{1,rms} - 9.93$ $\sigma_{eqv,rms} - 5.97$	$\sigma_1 - \pm 29.8$ $\sigma_{eqv} - \pm 17.9$

5.2 基板層部份

1. 表 8 為基板層於各頻率下之響應預測圖型結果總表，由表中圖形可瞭解基板層應力較大之分佈區域皆為對應錫球之區域，因此由圖形可預測判定基板層受疲勞破壞之區域為與錫球之接合處。
2. 表 9 為基板層規劃點示意圖，由底層於頻率 204.09Hz 時可瞭解，產生最大主應力及最大麥西斯應力之部位分別為正面之上、下部，反面較對應錫球之部位，在仔細觀察圖型後選定節點編號為 61011 及 10188 號節點進行應力 PSD 圖形繪製及求取應力。
3. 表 10 為基板層應力功率頻譜密度函數 RMS 及應力比對表，由表中圖形可瞭解基板層於隨機激振下於節點編號 61011 處產生一最大主應力，其 rms 值高達 4.72×10^6 ，假設此分析值為正確，則可判定單一封裝體 PCB 產生疲勞破壞時，必定會先從此處開始產生破壞，而對於與錫球接合處之部位，其麥西斯應力大於最大主應力亦為未來從事相同研究之參考依據。

表 8 基板層於各頻率下之響應預測圖型結果總表

基板層				
ODS	頻率	204.09Hz	301.991Hz	505.917Hz
	U_z			
ϵ_x				
ϵ_1				
ϵ_{equiv}				
S_1				

表 9 基板層規劃點示意圖表

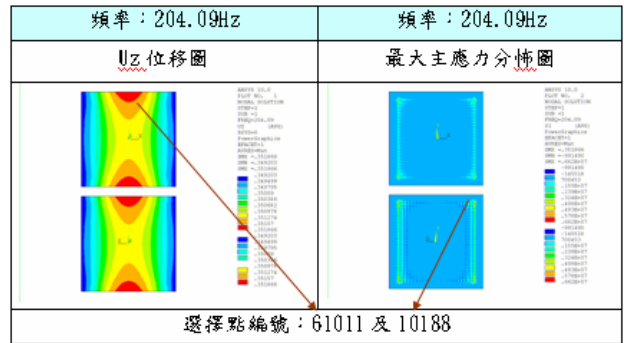


表 10 基板層細部模型應力功率頻譜密度函數 RMS 及應力比對表

應力 RMS			
選擇點編號	圖型	單位 (kPa)	應力範圍 (kPa)
61011		$\sigma_{1,rms} = 4.72e6$ $\sigma_{\text{equiv},rms} = 2.18$	$\sigma_1 = \pm 1.42e7$ $\sigma_{\text{equiv}} = \pm 6.54$
10188		$\sigma_{1,rms} = 7.1$ $\sigma_{\text{equiv},rms} = 14.3$	$\sigma_1 = \pm 21.3$ $\sigma_{\text{equiv}} = \pm 42.8$

5.3 錫球部份

1. 表 11 為錫球於各頻率下之響應預測圖型結果總表，由表中圖形可瞭解錫球應力較大之分佈區域皆為角落那一顆錫球與基板層及電路板接合之區域，因此由圖形可預測判定錫球受疲勞破壞之區域為角落與基板層接合處或與電路板接合處。
2. 表 12 為錫球規劃點示意圖，由錫球於頻率 204.09Hz 時可瞭解，產生最大主應力及最大麥西斯應力之部位分別為 4 個角落部位之錫球與基板層及電路板接合處，在仔細觀察圖型後選定節點編號為 60177、56155 及 151349 號節點進行應力 PSD 圖形繪製及求取應力。
3. 表 13 為錫球應力功率頻譜密度函數 RMS 及應力比對表，由表中圖形可瞭解錫球於隨機激振下之應力 PSD 狀態以靠近角落部位為最大值，而位於中間部位之錫球表面上之節點應力值遠小於 4 個角落錫球應力值，因此判定若未來要進行 S-N 曲線之繪製，則可將激振頻率固定於 204.09Hz 來尋找錫球之疲勞極限。

表 11 錫球於各頻率下之響應預測圖型結果總表

錫球			
頻率	204.09Hz	301.991Hz	505.917Hz
ODS			
U_z			
ϵ_x			
ϵ_1			
ϵ_{eqv}			
S_1			
S_{eqv}			

表 12 錫球規劃點示意圖

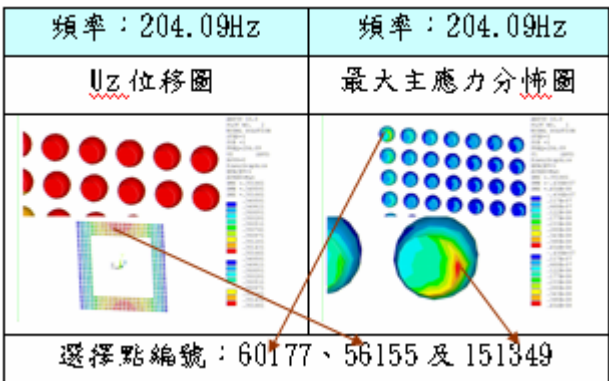


表 13 錫球應力功率頻譜密度函數 RMS 及應力比對表

應力 RMS			
選擇點編號	圖型	單位 (kPa)	應力範圍 (kPa)
60177		$\sigma_{1,rms} = 88.1$ $\sigma_{eqv,rms} = 25.1$	$\sigma_1 = \pm 249$ $\sigma_{eqv} = \pm 75.4$
56155		$\sigma_{1,rms} = 1.12$ $\sigma_{eqv,rms} = 1.22$	$\sigma_1 = \pm 3.36$ $\sigma_{eqv} = \pm 3.67$
151349		$\sigma_{1,rms} = 10.9$ $\sigma_{eqv,rms} = 25.5$	$\sigma_1 = \pm 328$ $\sigma_{eqv} = \pm 76.6$

6. 疲勞破壞預測分析方法

圖 7 為單一封裝體 PCB 於頻譜響應分析示意圖，經由有限元素軟體 ANSYS 可分析單一封裝體 PCB 於板上有興趣位置之加速度功率頻譜密度函數 (G_{aa})、x 向應變功率頻譜密度函數 ($G_{\epsilon_x \epsilon_x}$)、最大主應力功率頻譜密度函數 ($G_{\sigma_1 \sigma_1}$) 及麥西斯應力功率頻譜密度函數 ($G_{\sigma_{eqv} \sigma_{eqv}}$)，其中又以 G_{aa} 及 $G_{\epsilon_x \epsilon_x}$ 亦可由實驗取得，因此可進行實驗及理論之分析驗證，而經由式(3-5)及(3-6)可取得功率頻譜密度函數之平方平均根值，並假設加速度之平均值為零時，標準差 (Standard deviation, SD) 等於平均平方根值，即 $SD_a = a_{rms}$ ，則方程式如下式：

$$a_{rms} = SD_a = \sqrt{\int_{f_i}^{f_u} G_{aa}(f) df} \quad (6-1)$$

圖 8 為高斯函數分佈圖，假設隨機振動過程為近似於常態分佈之機率分佈，則於 1 個標準差內含有 68% 之數值，於兩個標準差內含有 95% 之數值，於三個標準差內之數值已達 99.7%，因此 $SD_{\sigma_{max}} = 3SD_{\sigma}$ 、 $SD_{\sigma_{min}} = -3SD_{\sigma}$ ，又考慮週期應力變化，則應力振幅及平均應力表示如下：

$$\sigma_a = \frac{\sigma_{max} - \sigma_{min}}{2} = 3SD_a \quad (6-2)$$

$$\sigma_m = \frac{\sigma_{max} + \sigma_{min}}{2} = 0 \quad (6-3)$$

圖 9 為 Goodman 疲勞分析示意圖，縱軸為應力振幅，其畫線起始點為材料之疲勞限度 S_e ；橫軸為平均應力，其畫線起始點為材料之抗拉強度 S_{ut} ；由 Goodman 疲勞分析方程式可知，3 倍的標準差為平均應力亦即疲勞限度，因此若平均應力小於疲勞限度之範圍，則為無疲勞破壞，反之，則需審慎探討疲勞破壞之行為及其原因。

$$\frac{\sigma_a}{S_e} + \frac{\sigma_m}{S_{ut}} = 1 \quad (6-4)$$

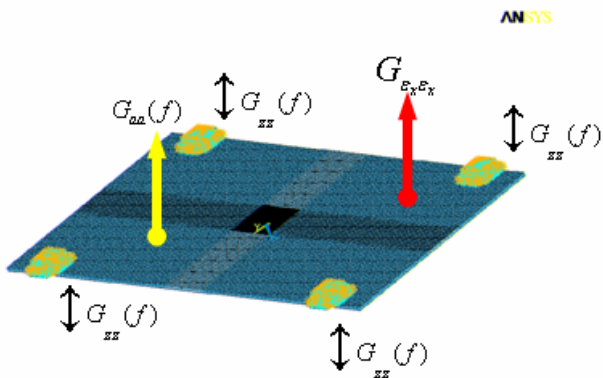


圖 7 頻譜分析示意圖

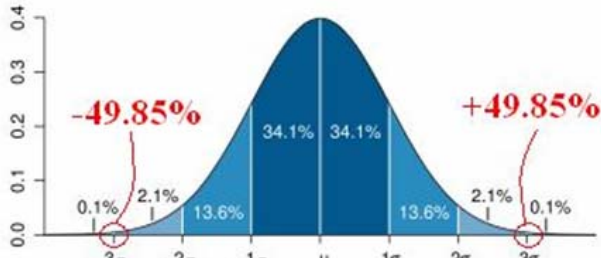


圖 8 高斯函數分佈示意圖[13]

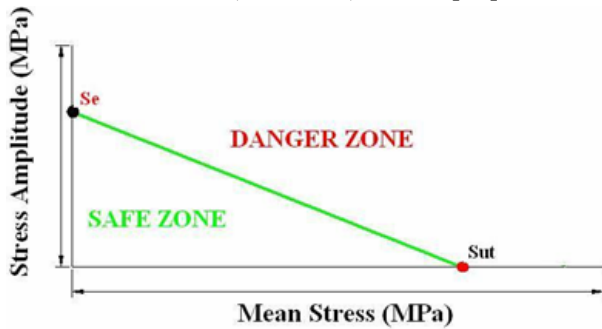


圖 9 疲勞破壞分析示意圖(Goodman)

7. 結論

本文針對遵照 JEDEC 所製定之規範進行單一封装體印刷電路板於固定邊界之響應預測進行實驗及理論分析之驗證，經由隨機激振測試及頻譜響應分析皆可取得加速度及應變功率頻譜密度函數，在利用方程式進行 rms 值求取後，由 rms 值及 PSD 圖進行實驗與理論分析之驗證，經由驗證完成後在求的應力較大之應力 PSD 及應力 RMS 值，最後藉由三倍原則求的最大主應力。本節結論描述如下：

1. 在 FEA 部份，首先利用簡諧響應分析觀察對應實驗量測之操作模態振型，並由操作模態振型來進行量測點之選擇，而經由功率頻譜密度函數與平方平均根值之關係，可將量測及分析所得之功率頻譜密度函數計算為平方平均根值亦即標準差。
2. 求得標準差後，經由高斯分佈假設隨機訊號之數據為標準常態分佈，因此可利用 3 倍原則找出最大主應力及最小主應力，又考慮週期性應力變化時，應力振幅為 0，此時在配合 Goodman 疲勞分析法可知，疲勞限度即

等於最大主應力，因此當材料之平均應力小於疲勞限度時，即不會產生疲勞破壞。

3. 利用 rms 值及 PSD 圖形進行實驗及理論頻譜分析之比對後可瞭解，rms 值雖然在各點之誤差正負不一，但整體比對良好，而對 PSD 圖型而言，第一個頻率對應差距 10Hz 左右之原因可能為質量效應之模擬尚有改善空間，未來可持續改善質量效應之模擬，在本章經由 rms 值及 PSD 圖行比對後，合理驗證理論頻譜分析可合理代表實驗隨機激振狀態。
4. 對於封装體內部結構之疲勞破壞預測分析，關鍵區域仍為晶片層與錫球接合處之底層，綜觀各細部模型之應力值可推定，假若單一封装體 PCB 產生疲勞破壞時，必定為錫球首先產生破壞，其中又以最靠近角落之四顆錫球最容易產生破壞，而未來可經由本文研究之自然頻率值對單一封装體 PCB 進行固定頻率之激振，以尋求繪製 S-N 曲線之可能性。

參考文獻

1. Gibson, R. F., 2000, "Modal Vibration Response Measurements for Characterization of Composite Materials and Structures," *Composites Science and Technology*, Vol. 60. pp. 2769-2780.
2. Shen, H. S., Chen, Y., and Yang, J., 2003, "Bending and Vibration Characteristics of a Strengthened Plate Under various boundary conditions," *Engineering Structures*, Vol. 25. pp. 1157-1168.
3. Liou, H. Y., Wu, W. F., and Shin, C. S., 1999, "A Modified Model for the Estimation of Fatigue Life Derived from Random Vibration Theory," *Probabilistic Engineering Mechanics*, Vol. 14. pp. 281-288.
4. Lai, Y. S., Yang, P. F., Yeh, C. L., and Kung, H. Y., 2006, "Experimental studies of board-level reliability of chip-scale packages subjected to JEDEC drop test condition," *Microelectronics Reliability*, Vol. 46. pp. 645-650.
5. Yu, Q., Watanabe, K., Tsurusawa, T., Shiratori, M., Kakino, M., and Fujiwara, N., 2004, "The Examination of the Drop Impact Test Method," *Proceedings of the 2004 Inter Society Conference on Thermal Phenomena*, Las Vegas, pp. 336-342.
6. Kim, J. Y., Jeong, W. B., Lee, S. B., and Lee, B. H., 2001, "An Experimental Approach for Structural Dynamic Modification of Fixture in Vibration Test Control," *JSME International*

Journal, Vol. 44. No. 2. pp. 334-340.

7. Liguore, S., and Followell, D., 1995, "Vibration Fatigue of Surface Mount Technology (SMT) Solder Joints," *Proceedings of the Annual Reliability and Maintainability symposium*, Las Vegas, pp. 18-26.
8. Wong, T. E., Palmieri, F. W., and Fenger, H. S., 2002, "Under-Filled BGA Solder Joint Vibration Fatigue Damage," *2002 Inter Society Conference on Thermal Phenomena*, California, pp. 961-966.
9. Yang, Q. J., Lim, G. H., Pang, H. L. J., and Wang, Z. P., 1998, "Vibration Reliability Test of a PBGA Assembly," *Proceedings of the Electronics Packaging Technology Conference*, Singapore, pp. 258-263.
10. Perkins, A., and Sitaraman, S. K., 2004, "Vibration-Induced Solder Joint Failure of a Ceramic Column Grid Array (CCGA) Package," *Electronic Components and Technology*, Vol. 2. pp. 1271-1278.
11. Liu, S., and Ume, I. C., 2002, "Vibration Analysis Based Modeling and Defect Recognition for Flip-Chip Solder-Joint Inspection," *Journal of Electronic Packaging*, Vol. 124, pp. 221-226.
12. JEDEC (2001) JESD22-B103-B: Vibration, Vibration Frequency. JEDEC Solid State Technology Association.
13. http://zh.wikipedia.org/w/index.php?title=Image:Standard_deviation_diagram.svg&variant=zh-tw , 2008/6/17.

Response Prediction and Experimental Verification for PCB with Single Package

Bor-Tsuen Wang¹, Chung-Chih Tao²

, Fu-Xiang Hsu²

Yi-Shao Lai³, Chang-Lin Yeh³, Ying-Chih Li³

³ASE GROUP Kaohsiung Stress-Reliability Lab

¹ Professor, Department of Mechanical Engineering, National Pingtung University of Science and Technology.

² Department of Mechanical Engineering National Pingtung University of Science and Technology.

³ASE GROUP Kaohsiung Stress-Reliability Lab

Abstract

This work aims to apply finite element software to perform spectrum response analysis on the printed circuit board (PCB) with single package that has been validated for its finite element model in the fixed boundary. The random vibration test is also carried out in accordance with the E level in JEDEC vibration test criterion. Both theoretical and experimental approaches are conducted, respectively, to obtain power spectral density (PSD) functions of acceleration and strain on the PCB. The root mean square (RMS) values can also be calculated from PSD functions. Results show that both approaches agree reasonably in terms of PSD plots and RMS values. Further failure analysis on the package, solder joints and PCB can be visualized to find the maximum response due to random excitation and study the life evaluation.

Keywords: package, printed circuit board (PCB), finite element analysis, experimental modal analysis, random vibration, response prediction.